

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-326534

(43) 公開日 平成9年(1997)12月16日

(51) IntCl ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 S 3/18			H 0 1 S 3/18	
H 0 1 L 33/00			H 0 1 L 33/00	C

審査請求 未請求 請求項の数5 F D (全 10 頁)

(21) 出願番号 特願平8-163872

(22) 出願日 平成8年(1996)6月4日

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 松井 俊之

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72) 発明者 松山 秀昭

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72) 発明者 鈴木 健

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(74) 代理人 弁理士 山口 巖

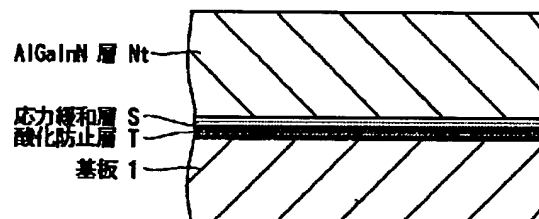
最終頁に続く

(54) 【発明の名称】 III 族窒化物半導体装置

(57) 【要約】

【課題】 Si 結晶または 6H-SiC 結晶の基板上に亀裂の生じない $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 結晶からなる III 族窒化物半導体装置を提供する。

【解決手段】 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ($0 \leq x, y$ かつ $0 \leq x+y \leq 1$) 結晶の熱膨張係数より小さな熱膨張係数を持つ結晶からなる基板 1 上に形成された $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 層 Nt を含む III 族窒化物半導体装置において、前記基板と前記 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 層との間に基板材料および $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 結晶の熱膨張係数より大きな熱膨張係数を持つ材料からなる応力緩和層 S を介在させる。さらに、応力緩和層と基板との間に、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ からなる酸化防止層 T を介在すると良い。基板材料はシリコン (Si) 結晶または炭素化シリコン (SiC) 結晶であると良い。



【特許請求の範囲】

【請求項1】 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ($0 \leq x, y$ かつ $0 \leq x+y \leq 1$) 結晶の熱膨張係数より小さな熱膨張係数を持つ結晶からなる基板上に形成された $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 層を含む III 族窒化物半導体装置において、前記基板と前記 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 層との間に基板材料および $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 結晶の熱膨張係数より大きな熱膨張係数を持つ材料からなる応力緩和層を介在させて、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ に生ずる応力を緩和することを特徴とする III 族窒化物半導体装置。

【請求項2】 前記基板材料はシリコン (Si) 結晶または炭素化シリコン (SiC) 結晶であることを特徴とする請求項1に記載の III 族窒化物半導体装置。

【請求項3】 前記応力緩和層は酸化亜鉛 (ZnO)、酸化マグネシウム (MgO)、サファイア ($\alpha\text{-Al}_2\text{O}_3$)、スピネル (MgAl_2O_4) またはネオジウムガレイト (NdGaO_3) の内の少なくとも1種類からなることを特徴とする請求項1または2に記載の III 族窒化物半導体装置。

【請求項4】 前記応力緩和層と基板との間に、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ($0 \leq x, y$ かつ $0 \leq x+y \leq 1$) からなる酸化防止層を介在させ、応力緩和層およびその上に形成される $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 膜の結晶性の悪化を防止することを特徴とする請求項1ないし3に記載の III 族窒化物半導体装置。

【請求項5】 発光ダイオードまたはレーザダイオードであることを特徴とする請求項1ないし4に記載の III 族窒化物半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 III 族窒化物半導体 ($\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ($0 \leq x, y$ かつ $0 \leq x+y \leq 1$)) を用いたレーザダイオードまたは発光ダイオードなどの III 族窒化物半導体装置に関する。

【0002】

【従来の技術】 直接遷移で、しかも、光学ギャップが 1.9 ~ 6.2 eV の範囲で制御可能な III 族窒化物 ($\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ($0 \leq x, y$ かつ $0 \leq x+y \leq 1$)) を用いたレーザダイオードや発光ダイオードなどの III 族窒化物半導体装置が試作されている。以下、III 族窒化物を $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ または AlGaInN と略記する。III 族窒化物半導体装置は、結晶格子や熱膨張係数の整合性の良さから、主として、サファイア基板上に形成されてきた。そして、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ の組成 (x, y) を変えることによる光学ギャップの制御、Si やマグネシウム (Mg) を添加することによる n 型や p 型への価電子制御により、ダブルヘテロ構造 (M.C.Yoo, K.H.Shim, et al.: Proceedings of International Symposium on Blue Laser and Light Emitting Diodes, Chiba Univ., Japan, March 5-7, 1996, p554-557) あるいは量子井戸構造 (S.Nakamura, et al, J. Japanese Journal of Applied Physics, 50

vol35, part2, No. 2B (1996), L217 ~ L220) などの III 族窒化物半導体装置が報告されている。

【0003】 図8は従来の III 族窒化物半導体装置の1例であるレーザダイオードの断面図である。サファイア (c面) からなる基板1上に、AIN のバッファ層2、GaN のコンタクト層3 が成膜されている。さらに n 型 AlGaIn のクラッド層4、GaN の活性層5 および p 型の AlGaIn のクラッド層6 からなるダブルヘテロ構造が形成されている。その上には p 型の GaN のキャップ層7 が形成されており、ダブルヘテロ構造とキャップ層7 は一括してフォトリソ加工され側面は基板面に垂直にされている。サファイアの導電性が低いために、コンタクト層3 が基板側の電気リードのためにダブルヘテロ構造の外側に延びており、その表面には Au/Cr からなる第1の電極層8 が形成されている。キャップ層7の上には Al/Ti からなる第2の電極層9 が形成されている。

【0004】 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 膜の有機金属気相成長 (以下 MOCVD と記す) においては、基板の温度を 1000°C 程度まで上昇させるため、基板の選択には格子定数の整合性の他に熱膨張係数の整合性も考慮する必要がある。格子定数の整合が良い基板であっても、熱膨張係数が $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ よりも小さな基板材料を用いると、成膜後の冷却中に $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 膜に引っ張り応力が生じ、状況によっては膜に亀裂が入ることが知られている (A. Kuramata, K. Horino, et al.; Proceedings of International Symposium on Blue Laser and Light Emitting Diodes, Chiba Univ., Japan, March 5-7, 1996, p80-85)。

【0005】 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ の成膜用基板材料としてはサファイアが用いられてきた。サファイア基板は $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 結晶と格子整合性も良く、しかも、サファイアの熱膨張係数、 α (サファイア) は $7.5 \times 10^{-6}/\text{K}$ であり (以下、 α (物質名) はその物質の熱膨張係数を表す)、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ の α ($\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$) = $5.6 \times 10^{-6}/\text{K}$ よりも大きいため、亀裂は発生しない。

【0006】 しかし、サファイア基板には下に挙げる欠点がある。1. へき開性がないため、レーザダイオードにおける光共振器を簡便な劈開により形成できない。2. 導電性が小さく、基板面から電極を取ることができない。

【0007】

【発明が解決しようとする課題】 一方、Si 結晶または 6H-SiC 結晶の基板を用いれば、上に挙げた2つの欠点は解決されるが、熱膨張係数が α (Si) = $3.59 \times 10^{-6}/\text{K}$ 、 α (6H-SiC) = $4.2 \times 10^{-6}/\text{K}$ と $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 系の熱膨張係数 (例えば α (GaN) = $5.6 \times 10^{-6}/\text{K}$) より小さいため、成膜後の成膜温度 (約 1000°C) から室温までの冷却時に、基板より膜の方が多く収縮することになるが、基板の方が膜より厚いため、膜側には引っ張り応力が生じ

る。その結果、膜に亀裂が生じることがある。そのため、半導体装置が製造できない。図9はSi結晶基板に直接形成された $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 膜の表面の走査型電子顕微鏡観察による結晶の状態を示す図である。亀裂が生じていることが判る。

【0008】上記の問題点を鑑み、本発明の目的は、Si結晶または6H-SiC結晶の基板上に亀裂の生じない $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 結晶からなるIII族窒化物半導体装置を提供することにある。

【0009】

【課題を解決するための手段】上記の目的を達成するために、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ($0 \leq x, y$ かつ $0 \leq x+y \leq 1$) 結晶の熱膨張係数より小さな熱膨張係数を持つ結晶からなる基板上に形成された $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 層を含むIII族窒化物半導体装置において、前記基板と前記 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 層との間に基板材料および $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 結晶の熱膨張係数より大きな熱膨張係数を持つ材料からなる応力緩和層を介在させて、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ に生ずる応力を緩和することとする。

【0010】前記基板材料はシリコン (Si) 結晶または炭素化シリコン (SiC) 結晶であるとする。前記応力緩和層は酸化亜鉛 (ZnO)、酸化マグネシウム (MgO)、サファイア ($\alpha\text{-Al}_2\text{O}_3$)、スピネル (MgAl_2O_4) またはネオジムガレイト (NdGaO_3) の内の少なくとも1種類からなるとする。

【0011】前記応力緩和層と基板との間に、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ($0 \leq x, y$ かつ $0 \leq x+y \leq 1$) からなる酸化防止層を介在させ、応力緩和層およびその上に形成される $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 膜の結晶性の悪化を防止すると良い。前記III族窒化物半導体装置は発光ダイオードまたはレーザダイオードであるとする。

【0012】

【発明の実施の形態】図1は本発明に係るIII族窒化物半導体装置の層構成の断面図である。基板1上に酸化防止層T、応力緩和層S、次いで $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 層NTが積層されている。基板1の表面はSi結晶の(1,1,1)面またはSiC結晶の(0,0,0,1)面である。 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ 層NTは組成(x,y)やドーピングの異なる複数の層からなっている。例えばダブルヘテロ構造のダイオードの場合は図8のバッファ層2〜キャップ層7と同じである。用途に応じて他の半導体層または電極層がさらに積層される。

【0013】応力緩和層Sについて以下に説明する。基板材料の熱膨張係数はAlGaIn結晶の熱膨張係数よりも小さいので、AlGaInの成膜後の成膜温度 (約1000℃) から室温までの冷却時に、基板よりAlGaIn膜の方が多く収縮することになるが、基板の方がAlGaIn膜より厚いため、AlGaIn膜側には引っ張り応力が生じる。その結果、AlGaIn膜に亀裂が生じることがある。しかし、基板とAlGaIn膜との間に、これら2種の材料の熱膨張

係数より大きな熱膨張係数を持つ材料の層を挿入した場合、この挿入層は基板をより収縮させようとする、即ち基板のみかけ上の熱膨張係数を大きくしAlGaIn膜のそれに近づけるので、AlGaIn膜に対する引っ張り力は緩和され、AlGaIn膜に亀裂が入ることが防止される。従って、この挿入層を応力緩和層と呼称する。

【0014】応力緩和層に適した材料には格子不整合率の小さいことも必要である。表1にこのような材料を挙げる。表1に応力緩和層に適した材料の熱膨張係数とGaIn結晶に対する格子不整合率を示す。

【0015】

【表1】

応力緩和層材料	格子不整合率 (%)	熱膨張係数 ($10^{-6}/\text{K}$)
ZnO	1.9	9
$\alpha\text{-Al}_2\text{O}_3$	1	7.5
MgO	7	10.5
MgAl_2O_4	9.5	7.5
NdGaO_3	1.2	7.5

しかし、これらの応力緩和層材料は全て酸化物であるため、成膜時におけるSiやSiC表面の酸化が懸念される。仮に、基板表面が酸化したときには、多くの場合、基板と酸化物材料との界面に非晶質層が形成され、その上に形成された膜の結晶性が悪化する。このため、基板上に酸化抑制のための酸化防止層Tとして、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ を極薄く(10nm程度)形成し、その上に応力緩和層Sを形成する。そして最後に、 $\text{Al}_x\text{Ga}_y\text{In}_{1-x-y}\text{N}$ からなるダブルヘテロ構造や量子井戸構造など、目的の半導体装置用の多層AlGaIn層NTを形成する。成膜方法として分子線エビタキシャル (MBE) または有機金属気相成長法などが適用できる。

実施例1

40 先ず、Si単結晶の(1,1,1)面の基板上に直接、厚さ100nmのZnO層を形成した。スパッタ条件としては、基板温度を250℃とし、スパッタガスはArとしその圧力を1Paとした。ターゲットにはAlを2wt%添加したZnO焼結体を用いた。Alの添加は応力緩和層に導電性を持たせるためである。

【0016】得られたZnO膜は、X線回折パターンからc軸配向していることが確認できた。図2はSi基板上に直接形成されたZnO膜の反射高速電子線回折 (RHEED) 像を示し、(a)は電子線入射が(1,-1,1)方向の場合のパターンの図、(b)は電子線入射が(1,0,0)方向の場合

合であり(a)に対してc面内で30°回転させた場合の
パターンの図である。図2から、単結晶のパターン
(b)における高輝度(大きい白点)のみと低輝度
(淡い白点)のみのパターン)がずれて重なっているこ
とから、ZnO膜のc面内でa軸の向きが回転した多結晶
膜であることが判った。

【0017】図3はSi基板上に直接形成されたZnO膜の
オージェ電子分光による深さ方向の元素分析の結果を示
す図である。Si基板の領域にも大量の酸素が検出され、
Si基板表面が酸化されていることが判る。このため、Zn
Oの多結晶化は、ZnOを形成するときにSi表面が酸化さ
れたことに起因していることが想定できる。このZnO膜
上に、多層のAl_xGa_{1-x}In_{1-y}N膜を窒素ラジカルを
使った分子線エビタキシャル(MBE)により形成した。層
構成はAlNの第1のバッファ層、その上にGa_{0.5}Nの第2の
バッファ層、n型AlGa_{0.5}Nのクラッド層、Ga_{0.5}Nの活性層、
p型AlGa_{0.5}Nのクラッド層からなるダブルヘテロ構造とし
たが、亀裂は観測されず、ZnOの応力緩和層の効果が確
認できた。

【0018】Si基板表面の酸化を抑制するため、酸化防
止層としてSi基板上にn型Ga_{0.5}N膜を10nm形成した。そ
の上にZnO応力緩和層を100nm形成した。図4はSi基板上
にGa_{0.5}N膜を形成されたZnO膜のオージェ電子分光による深
さ方向の元素分析の結果を示す図である。図3と比較し
て、図4からGa_{0.5}N膜がSiの酸化を防止していることが確
認できる。

【0019】図5はSi基板上のGa_{0.5}N膜上に形成されたZn
O膜のRHEED像を示し、(a)は電子線入射が(1,-1,
1)方向の場合のパターンの図、(b)は電子線入射が
(1,0,0)方向の(a)に対してc面内で30°回転させ
た場合のパターンの図である。酸化防止層の形成され
ない場合(図2)と異なり、パターンは二重構造になっ
ていず、ZnOのc面内のa軸の回転は観測されない。こ
のことから、酸化抑制のためのGa_{0.5}N層を導入すること
により、Si基板の酸化が抑制され、ZnOはエビタキシャル
成長(単結晶成長)することが判った。

【0020】このZnO膜上に、上記と同じ層構成の多層
のAl_xGa_{1-x}In_{1-y}Nのダブルヘテロ構造を形成し、
さらにキャップ層を形成した。図6はSi基板上のGa_{0.5}N
膜、ZnO膜の二重層上のAl_xGa_{1-x}In_{1-y}N膜の電子
顕微鏡観察による結晶の状態を示す図である。図から、
その表面は平滑であり、亀裂は生じていないことが判
る。この状態のAlGaInN膜を用いて、特に精細な構造を
必要としないフォトダイオード等のIII族窒化物半導体
装置は成立する。

【0021】上記のダブルヘテロ構造を含む層構成のII
I族窒化物半導体装置の1例としてレーザダイオードを
作製した。図7は本発明に係るレーザダイオードのへき
開面に垂直な面での断面図である。基板1は(1,1,1)面
Siであり、酸化防止層11、応力緩和層12が順次積層され

ている。厚さ50nmのAlNの第1のバッファ層2を形成
し、その上に厚さ0.5μmのGa_{0.5}Nの第2のバッファ層、
厚さ150nmのn型AlGa_{0.5}Nのクラッド層4、厚さ50nmのGa_{0.5}N
の活性層5、厚さ150nmのp型AlGa_{0.5}Nのクラッド層6
からなるダブルヘテロ構造を形成し、さらに厚さ100nm
p型Ga_{0.5}Nキャップ層7を形成してある。基板1の電極8a
はAl、キャップ層7の電極9はAu/Crである。

【0022】Si基板1をへき開することによりIII族窒
化物半導体層は(1,-1,0,0)面がへき開面となり、光共
振器が形成できる。このレーザダイオードにパルス電流
を流し、電流密度約10kA/cm²以上でレーザ発振させるこ
とができた。また、酸化防止層として、Ga_{1-x}Al_xN
(0<x≤1)も実施したが、同様に酸化防止の効果があ
り、応力緩和層は単結晶であり、III族窒化物半導体層
は良好に成膜できた。

実施例2

基板としてSi単結晶の(1,1,1)面を用い、応力緩和層に
マグネトロンスパッタにより形成したサファイア(α-
Al₂O₃)を用いた。なお、基板温度は500℃、ターゲッ
トにはAl₂O₃の焼結体を用い、スパッタガスにはArを使
い、圧力は1Pa、膜厚は120nmとした。

【0023】サファイア応力緩和層の場合も、ZnO応力
緩和層の場合と同様、酸化防止層がない場合、Si(1,1,
1)基板上でc軸配向に成長はするが、c面内でのa軸
方向の回転が見られた。ところが、酸化防止層を導入す
ることにより、サファイアおよびその上に形成したダブ
ルヘテロ構造ともにエビタキシャル成長し、亀裂も観測
されなかった。

実施例3

基板としてSi単結晶の(1,1,1)面を用い、応力緩和層に
マグネトロンスパッタリングにより形成したマグネシア
(MgO)を用いた。なお、基板温度は400℃、ターゲッ
トにはMgOの焼結体を用い、スパッタガスはArを使い、圧
力は1Pa、膜厚は100nmとした。MgOの場合も、酸化防
止層がない場合、Si(1,1,1)基板上でc軸配向ではある
が、c面内でのa軸方向の回転が見られた。ところが、
酸化防止層を導入することにより、MgOおよびその上に
形成したダブルヘテロ構造ともにエビタキシャル成長
し、亀裂も観測されなかった。

実施例4

基板としてSi単結晶の(1,1,1)面を用い、応力緩和層に
マグネトロンスパッタリングにより形成したスピネル
(MgAl₂O₄)を用いた。なお、基板温度は600℃、ター
ゲットにはMgAl₂O₄焼結体を用い、スパッタガスにはAr
を使い、圧力は1Pa、膜厚は120nmとした。スピネルの
場合も、酸化防止層がない場合、Si(1,1,1)基板上でc
軸配向ではあるが、c面内でのa軸方向の回転が見られ
た。ところが、酸化防止層を導入することにより、スピ
ネルおよびその上に形成したダブルヘテロ構造ともにエ
ビタキシャル成長し、亀裂も観測されなかった。

実施例5

基板としてSi単結晶の(1,1,1)面を用い、応力緩和層にマグネトロンスパッタリングにより形成したネオジガレイト(NdGaO₃)を用いた。なお、基板温度は700℃、ターゲットにはNdGaO₃焼結体を用い、スパッタガスにはArを使い、圧力は1Pa、膜厚は120nmとした。ネオジガレイトの場合も、酸化防止層がない場合、Si(1,1,1)基板上でc軸配向ではあるが、c面内でのa軸方向の回転が見られた。ところが、酸化防止層を導入することにより、ネオジガレイトおよびその上に形成したダブルヘテロ構造ともにエピタキシャル成長し、亀裂も観測されなかった。

実施例6

また、6H-SiC基板を用いて、実施例1と同様に、ZnOを応力緩和層、Ga₂N酸化防止層とした実験を行ったが、実施例1と同様に応力緩和層、酸化防止層の効果が確認できた。

【0024】

【発明の効果】本発明によれば、Al_xGa_yIn_{1-x-y}N(0 ≤ x, y かつ 0 ≤ x+y ≤ 1)結晶の熱膨張係数より小さな熱膨張係数を持つ結晶からなる基板上に形成されたAl_xGa_yIn_{1-x-y}N層を含むIII族窒化物半導体装置において、前記基板と前記Al_xGa_yIn_{1-x-y}N層との間に基板材料およびAl_xGa_yIn_{1-x-y}N結晶の熱膨張係数より大きな熱膨張係数を持つ材料からなる応力緩和層を介在させて、Al_xGa_yIn_{1-x-y}Nに生ずる応力を緩和したため、熱膨張係数がAl_xGa_yIn_{1-x-y}N膜より小さい基板上のAl_xGa_yIn_{1-x-y}Nからなる多層膜を有するIII族窒化物半導体装置には亀裂がなく、またへき開性を利用して個別化が簡単にできる。

【0025】さらに、応力緩和層と基板との間に、Al_xGa_yIn_{1-x-y}N(0 ≤ x, y かつ 0 ≤ x+y ≤ 1)からなる酸化防止層を介在させ、応力緩和層およびその上に形成されるAl_xGa_yIn_{1-x-y}N膜の結晶性の悪化を防止するようにしたので、精細な層構成の発光ダイオードやレーザダイオードを形成できる。

【図面の簡単な説明】

【図1】本発明に係るIII族窒化物半導体装置の層構成の断面図

【図2】Si基板上に直接形成されたZnO膜の反射高速電

子線回折(RHEED)像を示し、(a)は電子線入射が(1, -1, 1)方向の場合のパターンの図、(b)は電子線入射が(1, 0, 0)方向の場合であり(a)に対してc面内で30°回転させた場合のパターンの図

【図3】Si基板上に直接形成されたZnO膜のオージェ電子分光による深さ方向の元素分析の結果を示す図

【図4】Si基板にGa₂N膜を形成されたZnO膜のオージェ電子分光による深さ方向の元素分析の結果を示す図

【図5】Si基板上のGa₂N膜上に形成されたZnO膜のRHEED像を示し、(a)は電子線入射が(1, -1, 1)方向の場合のパターンの図、(b)は電子線入射が(1, 0, 0)方向の場合((a)に対してc面内で30°回転させた)のパターンの図

【図6】Si基板上のGa₂N膜、ZnO膜の二重層上のAl_xGa_yIn_{1-x-y}N膜の電子顕微鏡観察による結晶の状態を示す図

【図7】本発明に係るレーザダイオードのへき開面に垂直な面での断面図

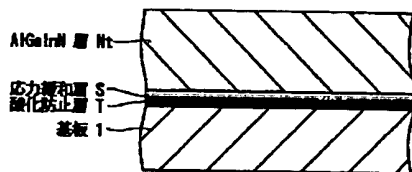
【図8】従来のIII族窒化物半導体装置の1例であるレーザダイオードの断面図

【図9】Si結晶基板上に直接形成されたAl_xGa_yIn_{1-x-y}N膜の表面の走査型電子顕微鏡観察による結晶の状態を示す図

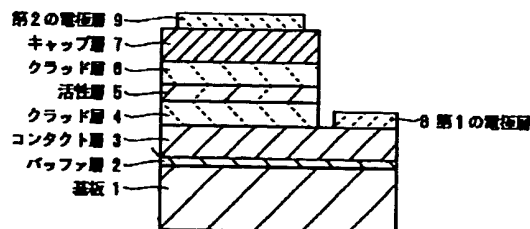
【符号の説明】

- 1 基板
- 2 バッファ層
- 2a 第1のバッファ層
- 2b 第2のバッファ層
- 3 コンタクト層
- 4 クラッド層
- 5 活性層
- 6 クラッド層
- 7 キャップ層
- 8 第1の電極層
- 8a 第1の電極層
- 9 第2の電極層
- S 応力緩和層
- T 酸化防止層
- Nt AlGaInN層

【図1】

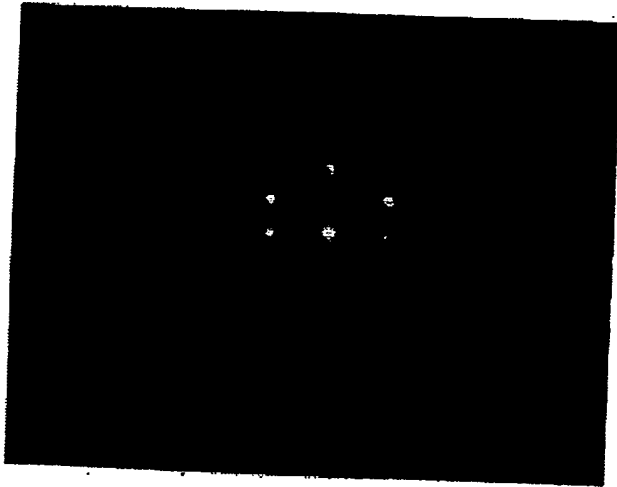


【図8】

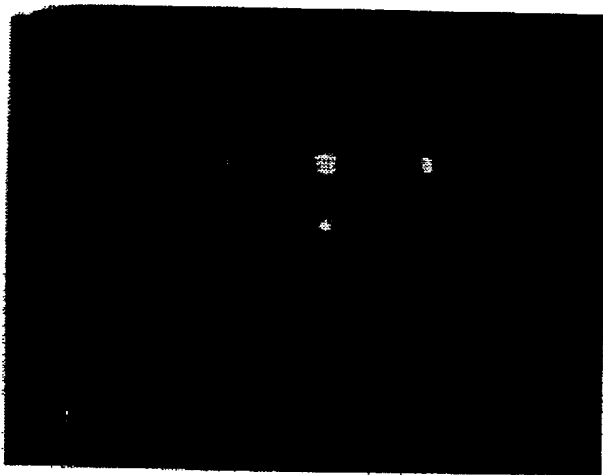


【図2】

図面代用写真

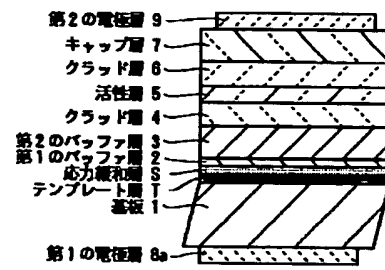


(a)

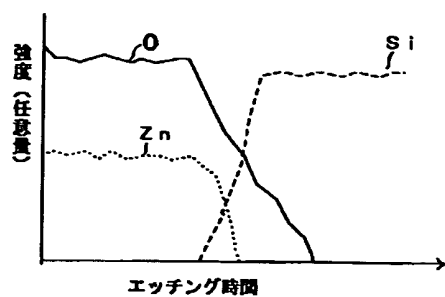


(b)

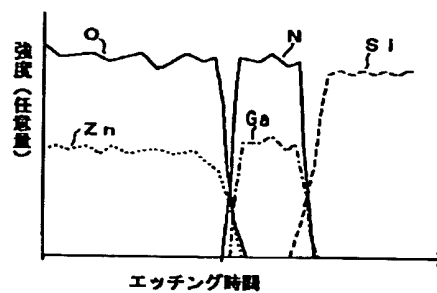
【図7】



【図3】

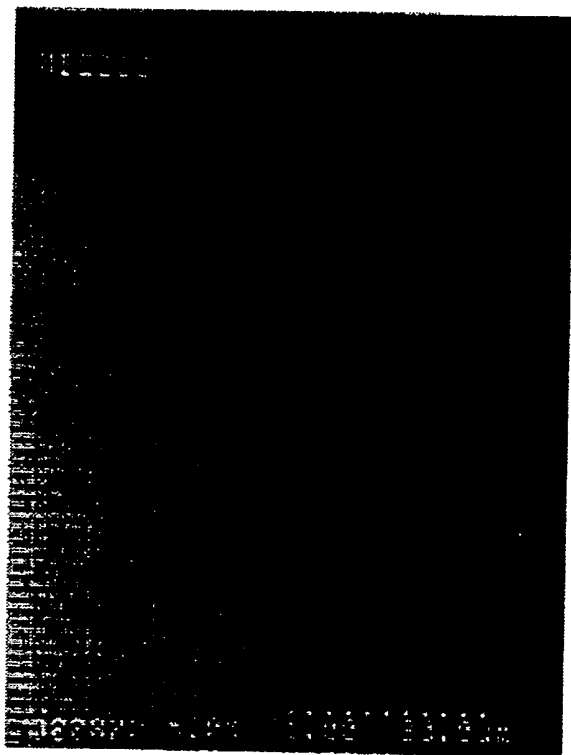


【図4】



【図6】

図面代用写真

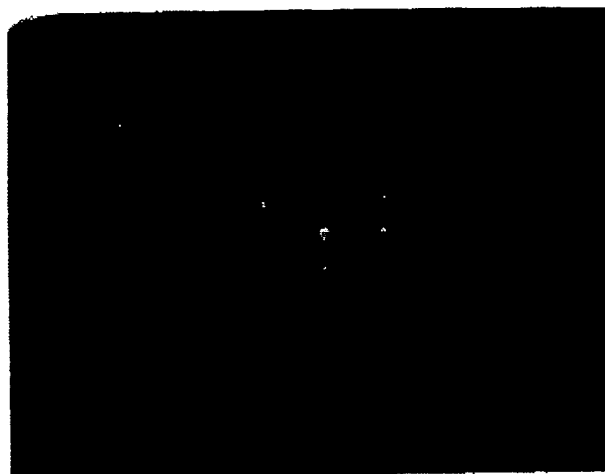


(8)

特開平9-326534

【図5】

図面代用写真



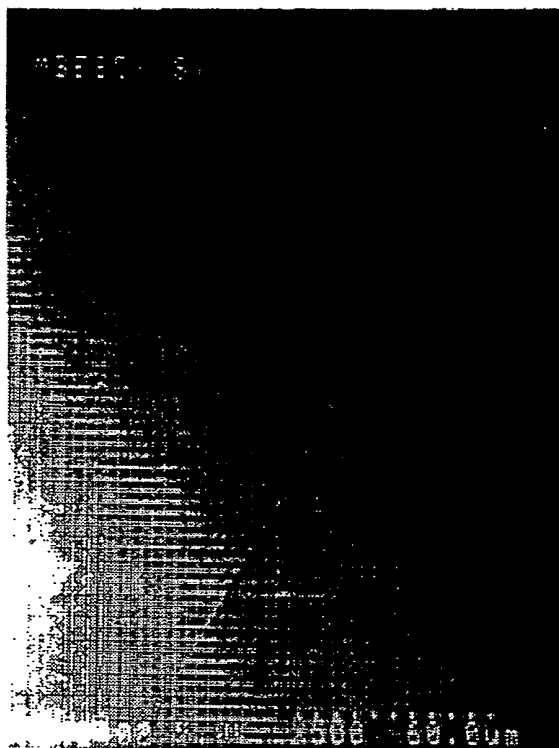
(a)



(b)

【図9】

図面代用写真



【手続補正書】

【提出日】平成8年8月9日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】図2

【補正方法】変更

【補正内容】

【図2】Si基板上に直接形成されたZnO膜の反射高速電子線回折(RHEED)像を示し、(a)は電子線入射が(1,-1,1)方向の場合の結晶構造の写真、(b)は電子線入射が(1,0,0)方向の場合であり(a)に対してc面内で30°回転させた場合の結晶構造の写真

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】図5

【補正方法】変更

【補正内容】

【図5】Si基板上のGaN膜上に形成されたZnO膜の反射高速電子線回折(RHEED)像を示し、(a)は電子線入射が(1,-1,1)方向の場合の結晶構造の写真、(b)は電子

線入射が(1,0,0)方向の(a)に対してc面内で30°回転させた)場合の結晶構造の写真

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】図6

【補正方法】変更

【補正内容】

【図6】Si基板上のGaN膜、ZnO膜の二重層上のAl_xGa_{1-x-y}In_yN膜の電子顕微鏡観察による結晶の状態を示す顕微鏡写真

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】図9

【補正方法】変更

【補正内容】

【図9】Si結晶基板上に直接形成されたAl_xGa_yIn_{1-x-y}N膜の表面の走査型電子顕微鏡観察による結晶の状態を示す顕微鏡写真

フロントページの続き

(72)発明者 上條 洋

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

PAT-NO: JP409326534A
DOCUMENT-IDENTIFIER: JP 09326534 A
TITLE: III-GROUP NITRIDE SEMICONDUCTOR
DEVICE
PUBN-DATE: December 16, 1997

INVENTOR-INFORMATION:
NAME
MATSUI, TOSHIYUKI
MATSUYAMA, HIDEAKI
SUZUKI, TAKESHI
KAMIJO, HIROSHI

ASSIGNEE-INFORMATION:
NAME
FUJI ELECTRIC CO LTD

COUNTRY
N/A

APPL-NO: JP08163872
APPL-DATE: June 4, 1996

INT-CL (IPC): H01S003/18, H01L033/00

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a III-group nitride semiconductor device, consisting of $\text{Al}_{1-x}\text{Ga}_y\text{In}_{1-x-y}\text{N}$ crystal, generating no cracks on an Si or 6H-SiC crystal substrate.

SOLUTION: In the $\text{Al}_{1-x}\text{Ga}_y\text{In}_{1-x-y}\text{N}$ layer Nt containing III-group nitride semiconductor device formed on a substrate 1 consisting of the crystal having a thermal expansion

coefficient smaller than
 the thermal expansion coefficient of crystal of
 $\text{Al}_{x-y}\text{Ga}_y\text{In}_{1-x-y}\text{N}$ ($0 \leq x, y$ and
 $0 \leq x+y \leq 1$),
 substrate material and a stress alleviation layer S,
 consisting of the material
 having the thermal expansion coefficient larger than the
 $\text{AlGa}_{x-y}\text{In}_{1-x-y}\text{N}$ crystal, are interposed
 between the substrate 1
 and the above-mentioned
 $\text{Al}_{x-y}\text{Ga}_y\text{In}_{1-x-y}\text{N}$ layer.
 Besides, it is desirable that an oxidation preventing layer
 T, consisting of
 $\text{Al, Ga, In}_{1-x-y}\text{N}$, is interposed between the stress
 alleviation layer S
 and the substrate 1. Silicon crystal or carbonated silicon
 crystal may be used
 for the substrate material.

COPYRIGHT: (C)1997,JPO